

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-32208

(43) 公開日 平成11年(1999) 2月2日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 4 N 1/387

H 0 4 N 1/387

G 0 6 T 3/40

1/393

H 0 4 N 1/393

G 0 6 F 15/06

3 5 5 A

1/40

H 0 4 N 1/40

F

1/405

B

審査請求 未請求 請求項の数13 F D (全 12 頁)

(21) 出願番号

特願平9-200815

(22) 出願日

平成9年(1997) 7月10日

(71) 出願人 000187736

松下電送システム株式会社

東京都目黒区下目黒2丁目3番8号

(72) 発明者 奥水 文子

東京都目黒区下目黒2丁目3番8号 松下  
電送株式会社内

(72) 発明者 佐藤 真一

東京都目黒区下目黒2丁目3番8号 松下  
電送株式会社内

(72) 発明者 内藤 義和

東京都目黒区下目黒2丁目3番8号 松下  
電送株式会社内

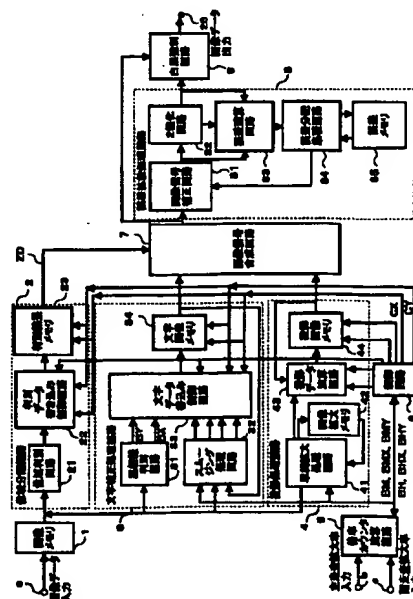
(74) 代理人 弁理士 鷲田 公一

(54) 【発明の名称】 画像変倍処理装置

(57) 【要約】

【課題】 単純な回路構成で、2値化の画像を任意倍率で拡大縮小処理することができ、文字部は拡大時スムージングされ、また縮小時には黒線が保存され、またハーフトーン部は拡大縮小率の値によってノイズ等が発生せずに中間調の階調再現性が保持されるようにすること。

【解決手段】 像域分離回路2により原画像データを画素単位に文字画像か中間調画像かを判別する一方、文字変倍処理回路3により前記画像データを所定変倍率で変倍処理するとともに、中間調変倍処理回路4により前記画像データを前記変倍率で変倍処理した後、前記像域分離手段の判別結果に応じて画信号合成回路7により前記文字変倍処理回路3の出力と前記中間調変倍処理回路4の出力とを合成して出力する。併せて、文字変倍処理回路3では、黒細線保存とスムージング処理とを行う。



## 【特許請求の範囲】

【請求項1】 原画像データを画素単位に文字画像か中間調画像かを判別する像域分離手段と、変倍率を設定する倍率設定手段と、前記画像データを前記変倍率で変倍処理する文字変倍処理手段と、前記画像データを前記変倍率で変倍処理する中間調変倍処理手段と、前記像域分離手段の判別結果が文字画像である場合には前記文字変倍処理手段の出力を選択する一方、前記判別結果が中間調画像である場合には前記中間調変倍処理手段の出力を選択しつつ前記文字変倍処理手段の出力と前記中間調変倍処理手段の出力とを合成する画信号合成手段と、を具備することを特徴とする画像変倍処理装置。

【請求項2】 文字変倍処理手段の変倍処理は、所望変倍率 $L$ 倍の画像データを得る場合に、縦横方向に画像データを各々 $2^n$ 倍（ $n$ は整数、 $L < 2^n$ ）拡大する第1変倍処理と、この $2^n$ 倍された画像データを $L/2^n$ 倍に縮小する第2変倍処理と、であることを特徴とする請求項1記載の画像変倍処理装置。

【請求項3】 中間調変倍処理手段の変倍処理は、所望変倍率 $L$ 倍の画像データを得る場合に、画像データを縦横方向に各々 $2^n$ 倍（ $n$ は整数、 $L > 2^n$ ）拡大する第1変倍処理と、この $2^n$ 倍された画像データを縦横方向に各々 $L/2^n$ 倍に拡大する第2変倍処理と、であることを特徴とする請求項1記載の画像変倍処理装置。

【請求項4】 文字変倍処理手段の変倍を、所望変倍率 $L$ 倍の画像データを得る場合に、縦横方向に画像データを各々 $2^n$ 倍（ $n$ は整数、 $L < 2^n$ ）拡大する第1変倍処理と、この $2^n$ 倍された画像データを $L/2^n$ 倍に縮小する第2変倍処理と、により実行し、

中間調変倍処理手段による変倍を、画像データを縦横方向に各々 $2^n$ 倍（ $n$ は整数、 $L > 2^n$ ）拡大する第1変倍処理と、この $2^n$ 倍された画像データを縦横方向に各々 $L/2^n$ 倍に拡大する第2変倍処理と、を実行することを特徴とする請求項1記載の画像変倍処理装置。

【請求項5】 文字変倍処理手段と中間調変倍処理手段との第1変倍処理を、画像データを固定変倍率の変倍手段を複数回循環させることにより行うとともに、双方の第2変倍処理を、演算処理によりビットを増減することにより行うことを特徴とする請求項4記載の画像変倍処理装置。

【請求項6】 第1変倍処理の画像データの循環を、各々文字変倍処理手段と中間調変倍処理手段との内部で実行することを特徴とする請求項5記載の画像変倍処理装置。

【請求項7】 第1変倍処理の画像データの循環を、画信号合成手段による合成出力を帰還させることにより行うことを特徴とする請求項5記載の画像変倍処理装置。

【請求項8】 第1変倍処理を、設定変倍率 $L$ により定まる変倍手段の循環回数 $n$ をセットしたカウンタのカウント値に基づいて行うことを特徴とする請求項5乃至請

求項7記載の画像変倍処理装置。

【請求項9】 文字変倍処理手段の第2変倍処理に際して、予め記憶した原画像データの黒細線を間引き縮小処理の対象としないことを特徴とする請求項1乃至請求項8のいずれかに記載の画像変倍処理装置。

【請求項10】 文字変倍処理手段の変倍処理に際して、スムージング処理を実行することを特徴とする請求項1乃至請求項9のいずれかに記載の画像変倍処理装置。

10 【請求項11】 像域分離手段により原画像データを画素単位に文字画像か中間調画像かを判別する一方、文字変倍処理手段により前記画像データを所定変倍率で変倍処理するとともに、中間調変倍処理手段により前記画像データを前記変倍率で変倍処理した後、

画信号合成手段により前記像域分離手段の判別結果が文字画像である場合には前記文字変倍処理手段の出力を選択する一方、前記判別結果が中間調画像である場合には前記中間調変倍処理手段の出力を選択しつつ前記文字変倍処理手段の出力と前記中間調変倍処理手段の出力とを合成して変倍処理を行うことを特徴とする画像変倍処理方法。

【請求項12】 文字変倍処理手段の変倍処理は、所望変倍率 $L$ 倍の画像データを得る場合に、スムージング処理を実行しつつ縦横方向に画像データを各々 $2^n$ 倍（ $n$ は整数、 $L < 2^n$ ）拡大する第1変倍処理と、原画像データの黒細線を間引き縮小処理の対象とすることなく前記 $2^n$ 倍された画像データを $L/2^n$ 倍に縮小する第2変倍処理と、であることを特徴とする請求項11記載の画像変倍処理方法。

30 【請求項13】 中間調変倍処理手段の変倍処理は、所望変倍率 $L$ 倍の画像データを得る場合に、画像データを縦横方向に各々 $2^n$ 倍（ $n$ は整数、 $L > 2^n$ ）拡大する第1変倍処理と、この $2^n$ 倍された画像データを縦横方向に各々 $L/2^n$ 倍に拡大する第2変倍処理と、であることを特徴とする請求項11記載の画像変倍処理方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ファクシミリ、スキャナ、デジタルコピーなどのデジタルデータの画像処理装置に係り、特に、中間調を含む画像を任意の倍率で拡大、縮小する画像変倍処理装置に関する。

【0002】

【従来の技術】従来、この種の2値化された画像の拡大、縮小機能を有する画像変倍処理装置では、縮小時には縮小率に応じた間隔で間引き処理し、また拡大時には整数倍拡大した後に縮小時と同一処理により拡大率に応じた周期により間引き処理して任意倍率の拡大縮小処理が行われていた。特開平6-164896号、特開平6-253140号等には、このような技術が開示されている。

【0003】

【発明が解決しようとする課題】しかし、上述の従来技術の構成では、入力画像データに関わりなく、周期的に間引き処理が行われるため、入力画像の文字部についてはスムージングされた画像が得られるが、ハーフトーン化された中間調部ではノイズが増加し、階調の再現性が失われる。また縮小時には黒線が消去され再現性が失われる。また、拡大時には拡大率が大きくなるほど画像処理後のデータを保管するためのメモリも多く必要となる。

【0004】本発明は、上述の課題に鑑みて為されたもので、2値化の画像を任意倍率で拡大縮小処理することができ、文字部は拡大時スムージングされ、縮小時には黒線が保存され、また、ハーフトーン部は拡大縮小率の値によってノイズ等が発生せずに中間調の階調再現性が保持される画像変倍処理装置を提供することを目的とする。

【0005】

【課題を解決するための手段】本発明は、上記課題を解決するため、以下の構成を採る。

【0006】請求項1記載の発明に係る画像変倍処理装置は、原画像データを画素単位に文字画像か中間調画像かを判別する像域分離手段と、変倍率を設定する倍率設定手段と、前記画像データを前記変倍率で変倍処理する文字変倍処理手段と、前記画像データを前記変倍率で変倍処理する中間調変倍処理手段と、前記像域分離手段の判別結果が文字画像である場合には前記文字変倍処理手段の出力を選択する一方、前記判別結果が中間調画像である場合には前記中間調変倍処理手段の出力を選択しつつ前記文字変倍処理手段の出力と前記中間調変倍処理手段の出力とを合成する画信号合成手段と、を具備する構成とした。

【0007】この構成により、文字データと中間調データとを区別しつつデータに応じた、階調再現性の高い変倍処理ができることとなる。

【0008】また、請求項2記載の発明は、請求項1記載の画像変倍処理装置において、文字変倍処理手段の変倍処理は、所望変倍率 $L$ 倍の画像データを得る場合に、縦横方向に画像データを各々 $2^n$ 倍（ $n$ は整数、 $L < 2^n$ ）拡大する第1変倍処理と、この $2^n$ 倍された画像データを $L/2^n$ 倍に縮小する第2変倍処理と、により行うこととした。

【0009】また、請求項3記載の発明は、請求項1記載の画像変倍処理装置において、中間調変倍処理手段の変倍処理は、所望変倍率 $L$ 倍の画像データを得る場合に、画像データを縦横方向に各々 $2^n$ 倍（ $n$ は整数、 $L > 2^n$ ）拡大する第1変倍処理と、この $2^n$ 倍された画像データを縦横方向に各々 $L/2^n$ 倍に変倍する第2変倍処理と、により行うこととした。

【0010】また、請求項4記載の発明は、請求項1記

載の画像変倍処理装置において、文字変倍処理手段の変倍を、所望変倍率 $L$ 倍の画像データを得る場合に、縦横方向に画像データを各々 $2^n$ 倍（ $n$ は整数、 $L < 2^n$ ）拡大する第1変倍処理と、この $2^n$ 倍された画像データを $L/2^n$ 倍に縮小する第2変倍処理と、により実行し、中間調変倍処理手段による変倍を、画像データを縦横方向に各々 $2^n$ 倍（ $n$ は整数、 $L > 2^n$ ）拡大する第1変倍処理と、この $2^n$ 倍された画像データを縦横方向に各々 $L/2^n$ 倍に変倍する第2変倍処理と、により行うこととした。

【0011】これらの構成により、主走査副方向走査方向に各々2.0倍拡大に必要な回路を配置することで、2.0倍以上の自由な変倍率の拡大が可能となる。文字データの変倍処理は、第1変倍処理にあたる拡大処理と第2変倍処理にあたる間引き縮小処理とを組み合わせることで、最低限の回路規模で高速に自由な倍率の変倍処理を行うことができる。一方、中間調データの変倍処理は、第1変倍処理にあたる単純拡大処理と第2変倍処理にあたる投影法による変倍処理とを組み合わせることで、最低限の回路規模で高速に、しかも階調再現性を損なうことなく、自由な倍率の変倍処理を行うことができる。

【0012】具体的には、請求項5記載の発明のように、文字変倍処理手段と中間調変倍処理手段との第1変倍処理を、画像データを固定変倍率の変倍手段を複数回循環させることにより行うとともに、双方の第2変倍処理を、演算処理によりビットを増減することにより行う構成とすればよい。

【0013】この場合、画像データの循環は、請求項6記載の発明のように、第1変倍処理の画像データの循環を、各々文字変倍処理手段と中間調変倍処理手段との内部で実行するようにしてもよいし、請求項7記載の発明のように、第1変倍処理の画像データの循環を、画信号合成手段による合成出力を帰還させることにより行うようにしてもよい。

【0014】また、請求項8記載の発明のように、第1変倍処理を、設定変倍率 $L$ により定まる変倍手段の循環回数 $n$ をセットしたカウンタのカウント値に基づいて行うことにより、変倍率の設定・第1変倍処理の実行回数

の設定等が容易になる。

【0015】また、請求項9記載の発明は、請求項1乃至請求項8のいずれかに記載の画像変倍処理装置において、文字変倍処理手段の第2変倍処理に際して、予め記憶した原画像データの黒細線を間引き縮小処理の対象としない構成とした。

【0016】この構成により、縮小処理、拡大処理の過程での第2変倍処理の際に、細い黒線が欠落することなく変倍データに反映されるため、再現性のよい変倍データが得られる。

【0017】また、請求項10記載の発明は、請求項1

乃至請求項9のいずれかに記載の画像変倍処理装置において、文字変倍処理手段の変倍処理に際して、スムージング処理を実行する構成とした。

【0018】この構成により、上記の変倍処理と同時に、変倍の都度スムージング処理が行われるため、高精細な変倍データを得ることができる。

【0019】また、請求項11記載の発明は、画像変倍処理方法の発明であり、像域分離手段により原画像データを画素単位に文字画像か中間調画像かを判別する一方、文字変倍処理手段により前記画像データを所定変倍率で変倍処理するとともに、中間調変倍処理手段により前記画像データを前記変倍率で変倍処理した後、画信号合成手段により前記像域分離手段の判別結果が文字画像である場合には前記文字変倍処理手段の出力を選択する一方、前記判別結果が中間調画像である場合には前記中間調変倍処理手段の出力を選択しつつ前記文字変倍処理手段の出力と前記中間調変倍処理手段の出力とを合成して変倍処理を行う構成とした。

【0020】この構成により、請求項1記載の発明と同様に、文字データと中間調データとを区別しつつデータにに応じた、階調再現性の高い変倍処理ができる。

【0021】その際に、請求項12記載の発明のように、文字変倍処理手段の変倍処理は、所望変倍率 $L$ 倍の画像データを得る場合に、スムージング処理を実行しつつ縦横方向に画像データを各々 $2^n$ 倍（ $n$ は整数、 $L < 2^n$ ）拡大する第1変倍処理と、原画像データの黒細線を間引き縮小処理の対象とすることなく前記 $2^n$ 倍された画像データを $L/2^n$ 倍に縮小する第2変倍処理と、により行えばよい。

【0022】また、請求項13記載の発明のように、中間調変倍処理手段の変倍処理は、所望変倍率 $L$ 倍の画像データを得る場合に、画像データを縦横方向に各々 $2^n$ 倍（ $n$ は整数、 $L > 2^n$ ）拡大する第1変倍処理と、この $2^n$ 倍された画像データを縦横方向に各々 $L/2^n$ 倍に拡大する第2変倍処理と、により行えばよい。

【0023】これらの構成によれば、主走査副方向走査方向に各々2.0倍拡大に必要な回路を配置することで、2.0倍以上の拡大が可能となり、2値画像を任意の倍率で拡大縮小処理ができ、文字変倍処理部では、拡大時にスムージング処理されるとともに、縮小時には黒細線が保存される一方、中間調変倍処理部では、拡大縮小の倍率によってノイズ等が発生せずに中間調の階調再現性が保持されることとなる。

【0024】

【発明の実施の形態】

（実施の形態1）図1は、本発明の実施の形態1に係る画像変倍処理装置の概略を示すブロック図である。装置は、画像メモリ1、像域分離回路2、文字補正処理回路3と、投影処理回路4、倍率カウンタ演算回路5、制御回路6、画像信号合成回路7、誤差拡散処理回路8、及

び白黒強制改組回路9、から構成される。

【0025】画像メモリ1は、端子aから入力される2値画像データを複数ライン記憶するメモリである。

【0026】像域分離回路2は、画像メモリ1より読み出される $m \times n$ 画素の画信号の所定エリアを参照し、注目画素がハーフトーン（中間調）か文字であるかを1画素毎に判定し、像域判別結果を画像処理のタイミングに合わせて出力する回路であり、所定エリアの白黒変化点数によりハーフトーンか文字かを判別する像域判別回路21と、判定結果を後述する制御回路6からのアドレス指示により書き込み制御する判別データ書き込み制御回路22と、判別結果を記憶する判別結果メモリ23とを備えている。

【0027】文字補正処理回路3は、画像メモリ1から $m \times n$ 画素の画信号を読み出し、拡大時は参照パターンによるパターンマッチングによってスムージング処理を行い、縮小時は黒細線を保存する処理を行い、後述する投影処理回路4に同期してこれらの文字補正処理結果データを出力する回路である。所定エリア内の画素が黒細線であるか否かを判別する黒細線判別回路31と、 $m \times n$ 画素の所定エリアとあらかじめ定められた参照パターンとのパターンマッチングを行うことによりスムージング補間データを発生し主副走査方向に各々2.0倍拡大を行うスムージング処理回路32と、黒細線判別回路31の判別結果と制御回路6からの文字アドレスとによりスムージング補間データの書き込みの要否及び書き込み位置を制御する文字データ書き込み制御回路33と、この文字書き込み制御回路33から出力された文字データを記憶する文字画像メモリ34とを備えている。

【0028】スムージング処理回路32は、倍率カウンタ演算回路5に拡大率がセットされている場合には（ $BM \neq 0$ ）、文字画像メモリ34の出力画像データを再度入力し、セットされた回数に応じて同様の動作を繰り返す。このとき、最初の黒細線判別結果データが文字データ書き込み制御回路33に保持されており、そのデータは最終変倍処理で使用される。

【0029】なお、倍率カウンタ演算回路5は、端子bから主走査拡大率を入力し、端子cから副走査拡大率を入力することにより、主副走査方向に各々2.0倍拡大を行う回数（ $BM$ 、 $BH$ ）と、端数の変倍率（ $BMX$ 、 $BMX$ 、 $BHX$ 、 $BHY$ ）とを算出する倍率演算を実行する。

【0030】投影処理回路4は、設定倍率により入力画像の注目画素の出力画素への投影データを出力する回路であり、注目画素と同じデータを用いて2ライン2列4画素の補間データを発生し主副走査方向に各々2.0倍拡大を行う単純拡大処理回路41と、この単純拡大処理回路41の出力データを記憶するための画像拡大メモリ42と、注目画素と後述する投影係数から注目画素の出力画素への投影データを求め対応する注目画素が複数あ

れば、それらの投影値の積算値を求めて投影された黒画素の面積率から多値化投影データを演算する投影データ演算回路43と、この投影データ演算回路43の出力データを格納する投影画像メモリ44とから構成される。

【0031】投影データ演算回路43は、倍率カウンタ演算回路5に拡大率がセットされている場合には( $BH \neq 0$ )、画像拡大メモリ44の出力データが、単純拡大処理回路41に再入力され、再度2.0倍拡大を行うことが可能な構成になっている。更に、倍率カウンタ演算回路5のカウンタ値BHが0になった場合に、単純拡大

処理回路41の出力データが投影データ演算回路43において制御回路6からの投影係数にしたがった投影処理がなされる構成になっている。

【0032】但し、画像拡大メモリ42を用いなくて投影画像メモリ44を代用することで拡大処理を実行することも可能である。つまり単純拡大処理回路41の出力データを投影データ演算回路43に投入し、投影データ演算回路43において前記カウンタ値の $BM=0$ ならば制御回路からの投影係数を用いて演算を行い、 $BM \neq 0$ ならば投影演算を行わないで入力した画信号を投影画像メモリ44に出力し、単純拡大処理回路41に再入力する構成とすることもできる。

【0033】制御回路6は、倍率カウンタ演算回路5より出力された倍率データBHを入力することにより、入力画素の出力画素への投影面積を算出するための投影係数を算出し投影データ演算回路43へ出力すると共に、投影画像メモリ44への投影アドレスAX、AYと、判別結果メモリ23、文字データ書き込み制御回路33、文字画像メモリ34への文字アドレスCX、CYと、を

発生する。

【0034】画像信号合成回路7は、像域分離回路2の像域判別結果データ出力と、文字補正処理回路3の文字画像処理結果データ出力と、投影処理回路4の投影画像データ出力と、により多値化画像データを合成する回路である。像域判別結果が文字であり且つ文字補正処理出力データが黒である場合には、合成多値出力レベルの最小値0を出力し、また像域判別結果が文字であり且つ文字補正処理出力データが白である場合には合成多値出力レベルの最大値(256階調の場合は255)を出力し、像域判別結果データがハーフトーンである場合には、投影画像データを出力する。

【0035】誤差拡散処理回路8は、画像信号合成回路7により合成された多値画像データ出力を誤差拡散処理し、2値画像データを出力する理回路であり、入力画像信号を過去の誤差データにより補正する画像信号補正回路81、この補正結果を2値化する2値化回路82、この2値化結果と前記補正結果より誤差を求める誤差演算回路83、この誤差データを以降の処理画素に分配し現処理画素の誤差データを求める誤差分配集積回路84、誤差データを記憶する誤差メモリ85とから構成され

る。画像信号合成回路7の出力結果により、文字データは最大値あるいは最小値となるためこの誤差拡散処理回路を通っても、文字データは誤差拡散処理の影響を受けないようになっている。

【0036】白黒強制改組回路9は、誤差拡散入力データのレベルが最小レベルの場合には、2値化回路82の出力を強制的に黒にし、最大レベルの場合は強制的に白にし、その他の場合は2値化回路82の出力をそのまま出力する回路である。この処理により、文字情報は確実に白または黒になり誤差拡散処理の誤差伝播により希に発生する白黒反転が文字部に発生しないようにしている。

【0037】以上のように構成された画像処理装置の動作を、動作フロー図に沿って、更に具体的に説明する。図2は本実施の形態1の動作フロー図であり、主走査倍率をMX、副走査倍率をMYとした場合の処理を例に説明する。

【0038】まず、倍率カウンタ演算回路5は、設定された主走査倍率MXと副走査倍率MYとにより補間処理による2.0倍拡大の回数を算出する(ST201)。この時、スムージング処理を行う回数をBM、その端数の変倍率BMX、BMYとし、単純拡大を行う回数をBH、その端数の変倍率をBHX、BHYとすると、スムージング処理の場合には、一旦所望の拡大率以上になるようにスムージング処理を行う回数BMを定め、その後に関引きを行い縮小処理を実行することにより所望拡大率のデータを得るよう端数の変倍率BMX、BMYを定める(端数の変倍率は1.0以下)。一方、投影処理の場合は、所望の拡大率を超えないように単純拡大処理を行う回数BHを定め、その単純拡大処理後のデータを変倍することにより所望拡大率のデータを得るよう端数の変倍率BHX、BHYを定める(端数の変倍率は1.0以上)。

【0039】例えば、2.0倍拡大の場合には、スムージング処理は、 $2.0 = 2^1 \times 1.0$ であるから、 $BM = 1$ 、 $BMX = BMY = 1.0$ 、となり、投影処理は、 $2.0 = 2^0 \times 2.0$ であるから、 $BH = 0$ 、 $BHX = BH Y = 2.0$ となる。また、3.0倍拡大の場合には、スムージング処理は、 $3.0 = 2^2 \times 0.75$ であるから、 $BM = 2$ 、 $BMX = BMY = 0.75$ となり、 $3.0 = 2^1 \times 1.5$ であるから、 $BH = 1$ 、 $BHX = BH Y = 1.5$ となる。

【0040】同様に、4.0倍拡大の場合には、スムージング処理は、 $4.0 = 2^2 \times 1.0$ であるから、 $BM = 2$ 、 $BMX = BMY = 1.0$ 、となり、投影処理は、 $4.0 = 2^1 \times 2.0$ であるから、 $BH = 1$ 、 $BHX = BH Y = 2.0$ となる。また、5.0倍拡大の場合には、 $5.0 = 2^3 \times 5/8$ であるから、 $BM = 3$ 、 $BMX = BMY = 0.625$ 、となり、投影処理は、 $5.0 = 2^2 \times 1.25$ であるから、 $BH = 2$ 、 $BHX = B$

10

20

30

40

50

HY=1.25となる。

【0041】次に、制御回路6で、副走査方向の投影アドレスAY、投影係数KY、文字アドレスCYを発生させる(ST202)。投影法のアドレスの取得は、変倍率BHX、BHYより投影アドレスAY、投影係数KYを、変倍率BMX、BMYより文字アドレスCYを算出する公知の手法を用いる。

【0042】次に、制御回路6で、主走査方向の投影アドレスAX、投影係数KX、文字アドレスCXを発生させる(ST203)。この場合も、変倍率BHX、BHYより投影アドレスAX、投影係数KX、変倍率BMX、BMYより文字アドレスCXを算出する公知の投影法の手法を用いる。

【0043】次に、像域分離回路2、文字補正処理回路3、投影処理回路4は、それぞれ画像メモリ2から画像処理に必要なmラインn列の画像データを読み込む(ST204)。ここから各処理内容によって流れが分かれる。

【0044】まず、画像メモリ1から画像データを入力した投影処理回路4は、倍率カウンタ演算回路5から入力したデータBHを基に単純拡大処理を行うかどうかを判断する(ST205)。画像メモリ2から入力した2値画像に対してBH=0ならば単純拡大処理を行わず、BH=1以上ならばその回数の単純拡大処理を行うようにする。単純拡大処理回路41よりの出力画像データは、BH=(BH-1)が0でなければ、画像拡大メモリ42に記憶され、この画像拡大メモリ42より画像データを読み出して単純拡大処理回路41に再入力することにより単純2.0倍拡大を行い(ST206)、BH=(BH-1)=0になるまで、単純2.0倍拡大を繰返す(ST207)。

【0045】BH=(BH-1)=0であれば、拡大処理後のデータは、投影データ演算回路43に出力され、投影処理を行う(ST208)。この投影処理は、制御回路6からの投影係数KX、KYを用いて投影面積を求め、この投影面積の黒の面積が投影出力画素に占める面積比により多値画素を生成することにより行う。1つの出力画素は最大4個の入力画素からの投影を受けるので、投影を受ける度に投影面積を計算して投影画像メモリ44に入力し、それを再び読み出し次の投影の面積を加算する動作を最大4回繰返す。

【0046】画像メモリ1から画像データを入力した文字補正処理回路3は、倍率カウンタ演算回路5から入力したデータBMを基にスムージング補間処理を行うかどうかを判断する(ST209)。BM=0であれば、画像メモリ1から入力した2値画像に対してスムージング補間処理を行わず、BM=1以上であれば、その回数のスムージング補間処理を行う(ST210)。スムージング処理回路32では、画像メモリ1から読み出されたmラインn列のエリアの画像データを参照してあらかじめ

め定められたパターンとのパターンマッチングによって注目画素の補間データを発生させる。BM=1以上の場合には、スムージング処理回路10の出力データは文字データ書き込み制御回路33を抜けそのまま文字画像メモリ34に記憶され、スムージング処理回路32へ再入力される。BM=0の場合には、拡大処理は行われずに縮小処理に移る(ST212)。このときm×n画素の画像データより主走査方向副走査方向それぞれについて前回の注目画素が細線パターンを一致するかどうかをパターンマッチングによって判別し、その結果一致していた場合には、今回の文字中核データの書き込みを禁止する。また、文字アドレスCX、CYより補間データが既に書き込まれている文字中核データと重なった場合には、上書きを禁止する。これらの処理を実行した出力データを文字画像メモリ34に記憶する。

【0047】次に、画像メモリ1から画像データを入力した像域分離回路2は、m×n画素の画像データの変化点をカウントし所定の値より多い場合はハーフトーン(中間調)ZD=0、少ない場合は文字ZD=1と判定し、その結果を判別結果メモリ23に記憶する。

【0048】以上の3つの処理が終了した画像データを像域判定結果に従い合成する。像域判定結果がハーフトーンである場合(ZD=0)には、投影処理回路4の出力画像データを、像域判定結果が文字である場合(ZD=1)には、文字補正処理回路3の出力画像データを、それぞれ選択して合成する(ST213)。

【0049】これら一連の処理は1画素毎に行われ主走査方向の画素数分の処理を行った後(ST214)、画像信号合成回路7により合成され、その合成多値データは誤差拡散処理回路8で誤差拡散され2値化される(ST215)。そして次のラインへ処理を移し、同様の処理を実行し、以上の動作を繰返し1ページ分の画像処理を行う(ST216)。

【0050】(実施の形態2)次に、図3は、本発明の実施の形態2による画像処理装置の概略を示すブロック図である。基本的な回路構成は、実施の形態1と同様であるが、スムージング処理及び投影処理を、実施の形態1では文字補正処理回路3と投影処理回路4との内部で画像データを複数回帰還する構成としたが、実施の形態2では、画像処理装置全体の出力信号を複数回帰還して行う構成とした。そのために、出力画像メモリ10と画像切り替え回路11と出力画像選択回路45とを備える構成とした。

【0051】出力画像メモリ10は、変倍処理結果を記憶する出力画像メモリであり、2.0倍以上の拡大を行う場合には、その出力データが画像切り替え回路11に入力される。画像切り替え回路11は、入力画像データを端子aからの2値原画像データとするか、2.0倍拡大を行った後の後述する出力画像メモリ10からの画像データにするか、を切り替えるための回路である。ま



た、投影処理回路4内部に、変倍率により単純拡大処理回路41と投影データ演算回路43とのどちらを出力するかを選択する出力画像選択回路45を設けて、出力画像メモリ10からの帰還信号を投影処理に反映させるようにした。

【0052】以上のように構成された画像処理装置の動作を、図5の動作フロー図に従って説明する。

【0053】まず、設定された主走査倍率MXと副走査倍率MYより補間処理による2.0倍拡大の回数を算出する(ST401)。スムージング処理を行う回数をBM、その端数の変倍率BMX、BMYとし、単純拡大を行う回数をBH、その端数の変倍率をBHX、BXYとする。これらの変倍率の設定は実施の形態1と同様である。

【0054】次に、制御回路6で、副走査方向の投影アドレスAY、投影係数KY、文字アドレスCYを発生させる(ST402)。投影法のアドレスの取得は、変倍率BHX、BHYより投影アドレスAY、投影係数KYを、変倍率BMX、BMYより文字アドレスCYを算出する公知の手法を用いる。

【0055】次に、制御回路6で、主走査方向の投影アドレスAX、投影係数KX、文字アドレスCXを発生させる(ST403)。この場合も、変倍率BHX、BHYより投影アドレスAX、投影係数KX、変倍率BMX、BMYより文字アドレスCXを算出する公知の投影法の手法を用いる。

【0056】次に、像域分離回路2、文字補正処理回路3、投影処理回路4は、それぞれ画像メモリ2から画像処理に必要なmラインn列の画像データを読み込む(ST404)。ここから各処理内容によって流れが分かれる。

【0057】まず、画像メモリ1から画像データを入力した投影処理回路4は、単純拡大処理回路41と投影データ演算回路43とを平行に動作させ、倍率カウンタ演算回路5から入力したデータBHをもとに、いずれの出力データを選択するかを判断し、BH=0ならば投影データ演算回路43の出力データを、BH=1以上ならば単純拡大処理回路41の出力データをそれぞれ選択する(ST405、ST406)。BH=0の場合には、投影データ演算回路43では制御回路6からの投影係数KX、KYを用いて投影面積を求め、この投影面積の黒の面積が投影出力画素に占める面積比により多値画素を生成する。1つの出力画素は最大4個の入力画素からの投影を受けるので、投影を受ける度に投影面積を計算して投影画像メモリ44に入力し、それを再び読み出し次の投影の面積を加算する動作を最大4回繰り返す。

【0058】次に、画像メモリ1から画像データを入力した文字補正処理回路3は、倍率カウンタ演算回路5から入力したデータBMをもとにスムージング補間処理を行うかどうかを判断し(ST407)、入力した画像に

対してBM=0ならばスムージング補間処理を行わずに縮小処理をし(ST408)、BM=1以上ならばスムージング補間処理による拡大処理を行う(ST409)。スムージング処理回路32では、画像メモリ1から読み出されたmラインn列のエリアの画像データを参照してあらかじめ定められたパターンとのパターンマッチングによって注目画素の補間データを発生させる。

【0059】また、黒細線判別回路31では、m×n画素の画像データより主走査方向副走査方向それぞれについて前回の注目画素が細線パターンと一致するかどうかをパターンマッチングによって判別し、その判断結果を文字データ書き込み制御回路33に渡す。文字データ書き込み制御回路33では、2倍以上の拡大処理を行うか否かに応じて、適宜、黒細線判別回路31の出力を参照して文字画像メモリ34への書き込みを制御する。

【0060】具体的には、2倍以上の拡大処理を行う場合(BM=1以上の場合)には、文字データ書き込み制御回路33は、黒細線判別回路31の出力を参照せず、スムージング処理回路32の出力データをそのまま文字画像メモリ34に出力する。また、縮小処理と2倍以下の拡大処理を行う場合(BM=0の場合)には、黒細線判別回路31の出力を参照して、注目画像の処理データの該当文字アドレスへの書き込みを禁止する。このような処理により、黒細線が損なわれることなく変倍データに反映される。一方、スムージング処理による補間データの書込アドレスが既に書き込まれている文字アドレスと重なった場合には、上書きを禁止し、その結果を文字画像メモリ34に記憶する。このような処理により、画素を間引く際に黒細線が損なわれることはなくなる。

【0061】次に、画像メモリ1からm×n画素の画像データを入力した像域分離回路2は、読込んだ画像データの変化点をカウントし、所定の値より多い場合はハーフトーン(中間調)ZD=0、少ない場合は文字ZD=1と判定し、その結果を判別結果メモリ23に記憶する(ST410)。2.0倍以上の拡大処理の場合には、2.0倍したデータが再入力され処理されるが、判別精度を上げるため、その場合でも1回目の処理の結果を最終処理に入るまで維持し、これを画像合成信号回路7に出力するようにした。

【0062】上記3つの処理が終了した後に、画像データを像域判定結果に従い合成する(ST411)。像域判定結果がハーフトーンZD=0の場合には、投影処理回路4の出力画像データを、像域判定結果が文字ZD=1の場合文字には、補正処理回路3の出力画像データを、それぞれ選択して合成する。

【0063】これら一連の処理は、1画素毎に行われ主走査方向の画素数分の処理を行った後(ST412)、2.0倍以上の拡大処理で途中経過にある場合は画像信号合成回路7の出力データは出力画像メモリ10に格納され、画像切り替え回路11に再入力され、設定された

10

20

30

40

50

倍率に応じて変倍処理が繰り返される（ST413）。最終の変倍処理が終わると画像信号合成回路7の出力である合成多値データは誤差拡散処理回路8で誤差拡散にて2値化され（ST414）、出力画像メモリ10に記憶され、外部へ出力される。以上の1ライン分の処理を1ページ分の処理が終わるまで繰り返すことにより、変倍処理を終了する（ST415）。

【発明の効果】以上の説明から明らかなように、本発明によれば、最低限の回路構成で2値化の画像を任意倍率で拡大縮小処理することができ、文字部は拡大時にスムージングされ、縮小時には黒線が保存され、また、ハーフトーン部は拡大縮小率の値によってノイズ等が発生せずに中間調の階調再現性が保持される画像変倍処理装置を得ることができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1による画像変倍処理装置の構成を示すブロック図。

【図2】実施の形態1による画像変倍処理装置の動作フ

ロー図。

【図3】本発明の実施の形態2による画像変倍処理装置の構成を示すブロック図。

【図4】実施の形態2による画像変倍処理装置の動作フロー図。

【符号の説明】

- 2 像域分離回路
- 3 文字補正処理回路
- 31 黒細線判別回路
- 32 スムージング処理回路
- 4 投影処理回路
- 41 単純拡大処理回路
- 43 投影データ演算回路
- 5 倍率カウンタ演算回路
- 7 画像信号合成回路
- 8 誤差拡散処理回路
- 11 出力画像選択回路





【図2】

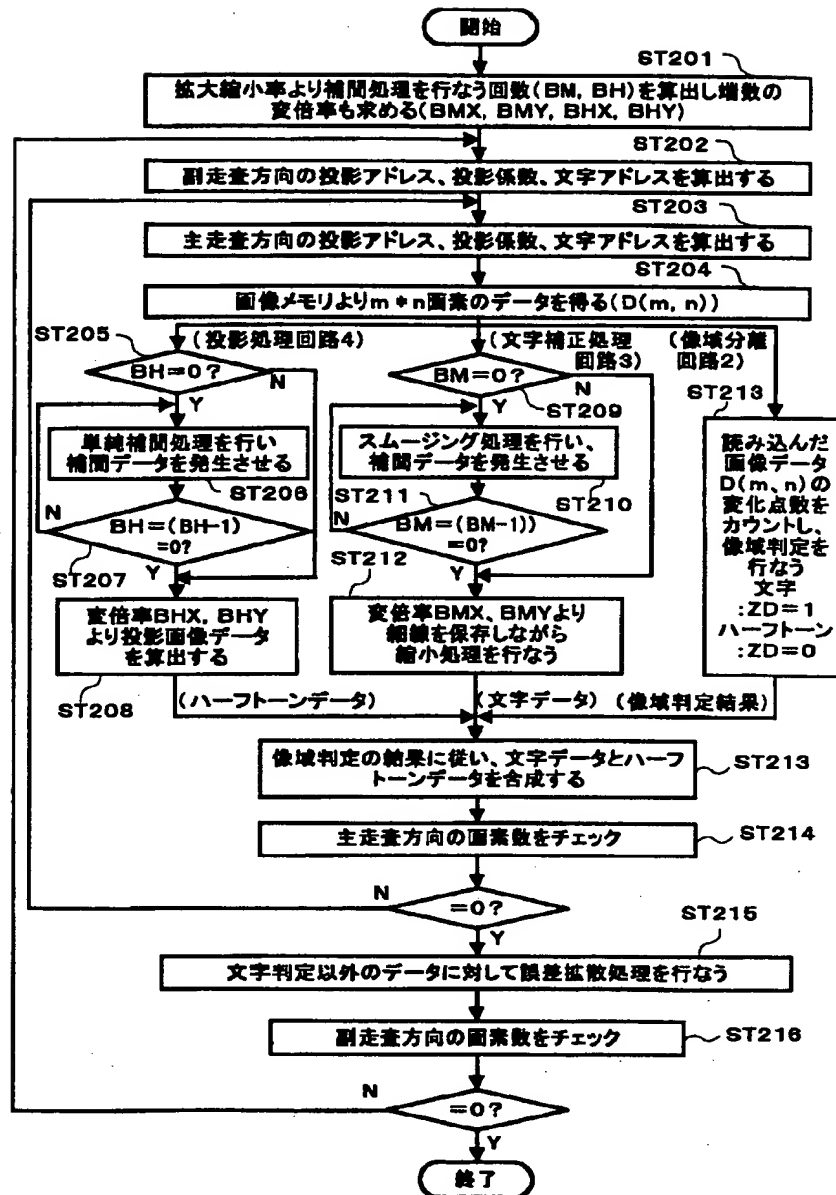


Figure 1 is a block diagram of a video processing system. The diagram is organized into several functional areas, each enclosed in a dashed box:

- Image Input and Initial Processing (Left):** Includes blocks 1 (Image input switch), 2 (Image memory), 3 (Image discrimination), 4 (Image discrimination), 5 (Image discrimination), 6 (Image discrimination), 7 (Image discrimination), 8 (Image discrimination), 9 (Image discrimination), 10 (Image discrimination), and 11 (Image discrimination).
- Image Discrimination and Memory (Middle):** Includes blocks 12 (Image discrimination), 13 (Image discrimination), 14 (Image discrimination), and 15 (Image discrimination).
- Image Processing and Output (Right):** Includes blocks 16 (Image processing), 17 (Image processing), 18 (Image processing), 19 (Image processing), 20 (Image processing), 21 (Image processing), 22 (Image processing), 23 (Image processing), 24 (Image processing), 25 (Image processing), and 26 (Image output).

The diagram shows a complex flow of data and control signals between these blocks, with various inputs and outputs labeled. The overall system is designed for video processing and output.

【図4】

